

李敬元

电话: 13547127468 | 邮箱: lijingyuan_william@outlook.com | 个人主页: jingyuan-william-li.github.io

意向岗位: 模拟集成电路设计工程师、模拟集成电路版图设计工程师、硬件设计工程师



教育背景

加利福尼亚大学圣地亚哥分校- 电子与计算机工程硕士

2024.09 - 2026.06

- GPA: 3.5/4.0

电子科技大学 - 电子信息工程学士

2020.09 - 2024.06

- GPA: 3.77/4.0 (放弃推免)

项目经历

基于 65nm CMOS 工艺的 9 位 SAR ADC 版图设计(流片)

2025.03 - 2025.06

- 设计受时钟信号控制的差分比较器，并通过共质心的 MOSFET 版图设计提高了器件的匹配程度，并规划了强对称的金属走线，使比较器在不同工艺角下均实现了小于 250uV 的补偿电压和小于 600 皮秒的传播延时，能够满足 10MHz 频率的正常工作。
- 设计三层指交叉结构的单位金属电容，通过寄生参数提取和优化使其容值达到 5 飞法，以此为基础构建了共质心对称的 9 位电容 CDAC 阵列，并在 CDAC 整列最外围添加假结构使得相邻每比特电容之间的容值比例误差小于 0.2%。
- 使用 Verilog 语言编写逐次逼近算法的数字控制逻辑，利用脚本代码将其转化为 SAR ADC 控制电路的数字版图。
- 设计由 NMOS 管和 7 层指交叉金属构成的去耦合电容；设计芯片顶层的原理图和 Pad Ring 布局；验证全片的 DRC 和 LVS。
- 测试 SAR ADC 在未填充前、填充后和全片的量化噪声以及失真噪声，最终的信噪比约为 49dB，获得流片资格，将于本年十月进行回片测试。

基于 45nm CMOS 工艺的 DC-DC 1.8V-0.8V 降压转换器设计

2025.02 - 2025.07

- 建立理想降压电路宏模型验证设计可行性；使用 Cadence 提取单位开关晶体管参数；使用 MATLAB 计算能量转换效率，得到能量转换效率和功耗面积品质因数的最优解，从而确定使用的晶体管尺寸和电感大小。
- 设计一个采用五晶体管结构的误差放大器，实现了 60dB 的高增益，并运用 Type-III 补偿技术，以增强反馈网络的稳定性。
- 设计基准电压为 1.2V，输出分别为 1V 和 0.9V 的低压差线性稳压器，为开关电路和数字电路供电。
- 设计一个三级电平转换器，实现了覆盖 0-0.9V, 0.9-1.8V 和 0-1.8V 的电压输出，兼容 PMOS 和 NMOS 两种类型的门驱动器。
- 设计斜波发生器和 PWM 信号发生器，与反馈回路协同，产生控制开关电路按照输出 0.8V 电压所需的频率和占空比运行的信号。
- 仿真验证降压转换器的总体闭环工作情况，最终实现 85.5% 的能量转换效率和 8.66mV 的电压纹波，并在 1.6V 至 2.0V 的输入电压或 -40°C 至 80°C 温度变化下保持稳定运行。

基于 65nm CMOS 工艺的 10Gb/s 可调权重前馈均衡发射驱动器设计

2024.12 - 2025.03

- 设计一个采用三个 Tap 采样的前馈均衡发射驱动器，旨在减小高速数据在传输过程中的码间串扰，提高传输效率。
- 使用 Cadence 采样不同数据率下的传输通道模型脉冲响应，并基于采样结果和零强迫算法，编写 MATLAB 程序计算 FFE 权重。
- 设计发射驱动器的单个 Tap 的 DAC 电路结构，使其精度达到五比特，采用单端高摆幅的电压驱动模式，以 NRZ 的传输格式进行数据发送，通过直流参数仿真确定 MOS 管尺寸以实现阻抗匹配。
- 引入足管结构和使能信号从而使每个 Tap 权重可调，以满足不同传输条件下的前馈均衡要求。
- 额外设计基于连续时间线性均衡的接收放大器前端电路，并设计了强臂锁存器作为比较器应用在解码电路当中。

基于 65nm CMOS 工艺的三级套筒结构运算放大器设计

2024.09 - 2024.12

- 为蓝牙接收器中的转阻放大器设计一个增益大于 60dB，增益带宽积接近 1GHz 的运算放大器，实现 0.5 伏的共模输入和输出。
- 采用套筒-共源-源跟随器结构，采用 PMOS 输入，在一二级之间引入密勒补偿，以此满足高增益和准确带宽的设计需求；基于工艺库的电子迁移率等相关数据计算晶体管尺寸和补偿电容、调零电阻等数值，验证电路设计的可行性；使用 Cadence 完成直流和交流仿真，并基于仿真结果迭代优化设计参数。
- 设计共模反馈电路，在输出点和 NMOS 电流源栅极偏置点之间形成反馈回路，以用于稳定共模点，提高输入输出间的线性度。
- 设计恒定跨导基准电路以实现较为稳定的偏置电流源，采用电流镜和复制偏置等的构建了放大器的偏置电路。
- 实现 61.6dB 的增益，1GHz 的增益带宽积，73 度的相位裕度以及 18dB 的增益裕度。

工作经历

电子科技大学 - 助教

2023.09 - 2024.06

- 协助教学《微电子系统》《电路分析与设计》《嵌入式处理器》等课程，指导电路实验和期末设计项目；负责课堂答疑、作业批改等教学任务，覆盖学生人数超 1500 人。
- 指导学生电路实验相关的软件使用，包括电路仿真软件中的原理图建模，不同仿真条件的环境配置，宏模块的 Testbench 搭建等。
- 管理实验室安全，并负责包括焊接技术、示波器使用等电路硬件相关的教学工作。
- 分析相关电路课程的教学和实验文档，总结电路分析和通信协议等知识点，制作电路课程的模考例题，并主持期末课程复习讲座。

技能

电子: Cadence Virtuoso (精通), Altium Designer (熟练), LTSpice (熟练), SolidWorks (熟练), HFSS (基础)

程序: MATLAB & Simulink (精通), Verilog (熟练), C/C++ (熟练), Python (熟练), ASM (基础)

获奖及荣誉

电子科技大学优秀学生奖学金 (一等, 成绩排名前 10%)

2021

电子科技大学优秀学生奖学金 (二等, 成绩排名前 25%)

2022, 2023